

Spartan UltraScale+ を使用した設計 FPGA: アーキテクチャ

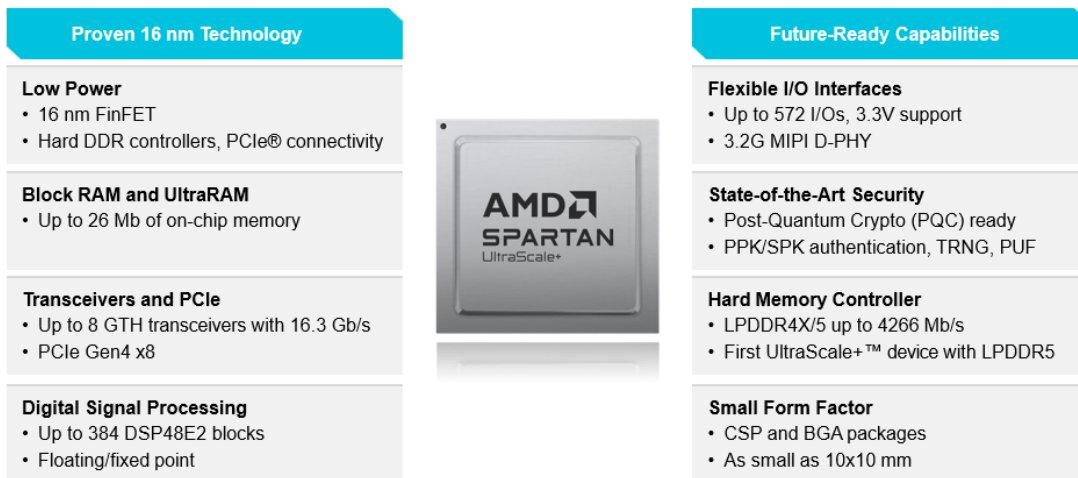
概要

AMD Spartan UltraScale+ FPGAの主要な機能とアーキテクチャについて学びましょう。高度なI/O、高速トランシーバー、大容量の内蔵メモリと外部メモリ、PCIe Gen4接続、最新のセキュリティなどが含まれます。これらの機能が、多様なアプリケーション向けに、汎用性、コスト最適化、電力効率に優れたプラットフォームをどのように提供するかを理解しましょう。このコースの重点は以下のとおりです。

- Spartan UltraScale+ FPGA アーキテクチャの主な機能と基本ブロックの説明
- Spartan UltraScale+ のクロッキング (バッファタイプ、クロック管理タイル、タイミング強化のための配線など)の説明
- Spartan UltraScale+ アーキテクチャで利用可能なさまざまなオンチップメモリリソースの説明
- さまざまな接続ニーズに対応する高度な I/O 機能の活用
- PCIe Gen4 などのアプリケーションで使用する高速トランシーバーの特定
- Spartan UltraScale+ デバイスのコンフィギュレーションプロセスの説明
- プラットフォームセキュリティフレームワークと高度なセキュリティ機能の概要
- 消費電力見積もりのための Power Design Manager (PDM) ツールの活用

テキストより

AMD Spartan UltraScale+ FPGAs: Overview



Design Flows

PDM supports two major design flows:

Manual Estimation Flow

- Based on the estimated device resource counts and toggle rates
- New Project Wizard guides the setup

Import Flow

- Based on imported .xpe files
- Uses setup data of .xpe file

Data Importing Options

